

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-293671

(43)Date of publication of application : 05.11.1996

(51)Int.Cl.

H05K 3/36

H01R 9/09

H05K 1/02

H05K 13/04

(21)Application number : 07-120690

(71)Applicant : NIPPONDENSO CO LTD

(22)Date of filing : 21.04.1995

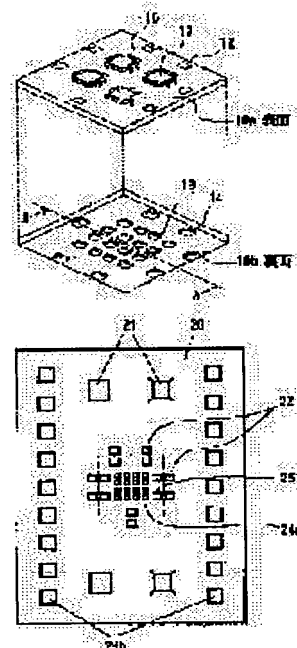
(72)Inventor : KAMIYA ARIHIRO
TANAKA YASUMITSU
OTANI YUJI

(54) CONNECTION OF CIRCUIT BOARD

(57)Abstract:

PURPOSE: To conduct positioning of boards easily and accurately and then connect them electrically.

CONSTITUTION: On the surface 10a of an upper board 10, a plurality of IC's 11 are mounted by wire-bonding. Along four sides of the surface 10a, alignment marks 12 are formed. On a rear face 10b, copper or silver connection electrodes 13 of 0.3mm square and about 100 μ m thick are formed in a specified number and positioning electrodes of about 100 μ m thick are also formed. On a lower board 20, a plurality of components 21 are mounted. On the right and the left of the components 21, connection electrodes 24b are formed. At the center of the lower board 20, a specified number of connection electrodes 24a, alignment electrodes, and positioning electrodes are formed. The upper board 10 is located nearly on the center of the surface of the lower board 20, with its surface 10a being faced upward. Then, the alignment marks 12 are aligned to the alignment electrodes 22 and the connection electrodes 24a and the connection electrodes 13 are positioned. After that, the connection electrodes 24a and the connection electrodes 13 are electrically connected by soldering.



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-293671

(43) 公開日 平成 8 年 (1996) 11 月 5 日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/36			H 0 5 K 3/36	B
H 0 1 R 9/09		6901-5B	H 0 1 R 9/09	C
H 0 5 K 1/02			H 0 5 K 1/02	R
13/04			13/04	M

審査請求 未請求 請求項の数 4 F D (全 6 頁)

(21) 出願番号 特願平7-120690

(22) 出願日 平成 7 年 (1995) 4 月 21 日

(71) 出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町 1 丁目 1 番地

(72) 発明者 神谷 有弘

愛知県刈谷市昭和町 1 丁目 1 番地 日本電装株式会社内

(72) 発明者 田中 泰充

愛知県刈谷市昭和町 1 丁目 1 番地 日本電装株式会社内

(72) 発明者 大谷 祐司

愛知県刈谷市昭和町 1 丁目 1 番地 日本電装株式会社内

(74) 代理人 弁理士 藤谷 修

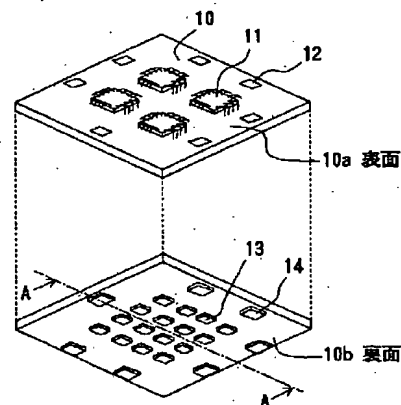
(54) 【発明の名称】 回路基板の接続方法

(57) 【要約】

【目的】 基板間の位置決めを容易にかつ正確に行い、電氣的に接続すること。

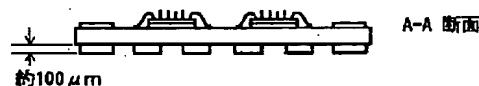
【構成】 上側基板10の表面10a には、ワイヤボンディングされた複数のIC11が搭載され、表面10a の四辺に沿って位置合わせマーク12が設けられている。裏面10b には0.3mm 角で厚さが約100 μm の銅或いは銀から成る接続電極13が所定の個数だけ設けられると共に、厚さが約100 μm の位置決め電極14が設けられている。図示しない下側基板20には、複数の搭載部品21が組み付けられ、その右側と左側には接続電極24b が形成され、その中央部には所定の個数の接続電極24a 、位置合わせ電極22及び位置決め電極25が設けられている。表面10a を上にして上側基板10を下側基板20のほぼ表面中央に配置し、位置合わせ電極22に位置合わせマーク12を位置合わせして、接続電極24a と接続電極13との位置決めを行った後に、はんだ付けにより接続電極24a と接続電極13とを電氣的に接続する。

(a)



(b)

(c)



- 10 上側基板
- 11 搭載 IC
- 12 位置合わせマーク
- 13 接続電極
- 14 裏面位置決め電極

【特許請求の範囲】

【請求項 1】第一の回路基板上に、該第一の回路基板より小さい第二の回路基板を電氣的に接続する回路基板の接続方法であって、

前記第一の回路基板と前記第二の回路基板のうち少なくとも前記第一の回路基板の所定の位置にマークを設け、前記第一の回路基板の前記マークと、前記第二の回路基板の縁部或いはマークとを位置合わせすることにより、前記第一の回路基板と前記第二の回路基板との位置決めを行い、

前記第一の回路基板の上面に形成された接続ランドと、前記第二の回路基板の下面に形成された接続電極とを電氣的に接続することを特徴とする回路基板の接続方法。

【請求項 2】前記第一の回路基板の前記マーク及び前記第二の回路基板の前記マークは電極で構成され、互いにはんだ付けされて電氣的に接続されたことを特徴とする請求項 1 に記載の回路基板の接続方法。

【請求項 3】前記第二の回路基板の前記接続電極の厚さは、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする請求項 1 または請求項 2 に記載の回路基板の接続方法。

【請求項 4】前記第二の回路基板の電極から成る前記マークの厚さは、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする請求項 3 に記載の回路基板の接続方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、回路基板の接続方法に関し、特に、ハイブリッド IC 等の厚膜回路基板を回路基板にフェイスダウンボンディング法により電氣的に接続する方法に関する。

【0002】

【従来の技術】近年、車載用電子制御製品は、高機能小型化が求められている。特に、マイクロコンピュータを搭載した製品では、機能が向上するに伴い、回路基板が大型化する傾向にある。この回路基板の小型化のために、多層基板が用いられているが、従来の単層基板に比べてコストが非常に高く、周辺回路を含めた大型基板では製品のコストアップを招いてしまう。そこで、低コスト化のために、多層配線の必要な部分のみ多層基板とし、周辺回路部はコストの低い単層基板で回路基板を構成する方法が用いられている。

【0003】

【発明が解決しようとする課題】しかしながら、上記方法では、基板間の位置決めを行う手段が確立されていないために、多層基板の多数の電氣的接続箇所を正確に接続することができず、電氣的接続箇所に接続不良が発生したり、また、その位置決めのために多くの時間を要するという問題がある。

【0004】従って、本発明の目的は、目視にて容易に基板間の位置決めを行うことのできる回路基板の接続方

法を提供することである。

【0005】

【課題を解決するための手段】上記の課題を解決するため、本発明の構成は、第一の回路基板上に、該第一の回路基板より小さい第二の回路基板を電氣的に接続する回路基板の接続方法であって、第一の回路基板と第二の回路基板のうち少なくとも第一の回路基板の所定の位置にマークを設け、第一の回路基板のマークと、第二の回路基板の縁部或いはマークとを位置合わせすることにより、第一の回路基板と第二の回路基板との位置決めを行い、第一の回路基板の上面に形成された接続ランドと、第二の回路基板の下面に形成された接続電極とを電氣的に接続することを特徴とする。

【0006】また、第二の発明の構成は、第一の回路基板のマーク及び第二の回路基板のマークは電極で構成され、互いにはんだ付けされて電氣的に接続されたことを特徴とする。

【0007】第三の発明の構成は、第二の回路基板の接続電極の厚さは、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする。

【0008】第四の発明の構成は、第二の回路基板の電極から成るマークの厚さは、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であることを特徴とする。

【0009】

【作用及び効果】上記構成から成る本発明の第一の作用は、第一の回路基板のマークと第二の回路基板の縁部或いはマークとを位置合わせすることにより、第一の回路基板と第二の回路基板との位置決めを行うことであり、その効果は、第一の回路基板と第二の回路基板とを容易に位置決めすることができ、第一の回路基板の接続ランドと第二の回路基板の接続電極との電氣的接続を良好に行えることである。（請求項 1）

【0010】また、第二の作用は、第一の回路基板のマーク及び第二の回路基板のマークを電極で構成し、互いにはんだ付けにより電氣的に接続することであり、その効果は、はんだ付けの際のセルフアライメント性が高まり、回路基板間のより正確な電氣的接続を行うことができると共に、その電極で構成されたマークを電氣的接続箇所として用いれば回路基板の高密度実装も実現できることである。（請求項 2）

【0011】第三の作用は、第二の回路基板の接続電極の厚さを $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下とすることであり、その効果は、回路基板間に空隙を形成することができ、その空隙に洗浄液を浸入させて空隙内を洗浄し、回路基板間の残渣フラックスを確実に除去することができ、隣接する電極間の短絡や耐電圧の低下を防止できることである。（請求項 3）

【0012】第四の作用は、第二の回路基板の電極から成るマークの厚さを $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下とすることであり、その効果は、接続電極及びマークの厚さを

均一にすることができ、第一の回路基板と第二の回路基板との電気的接続を良好に行えることである。

(請求項4)

【0013】

【実施例】以下、本発明を具体的な実施例に基づいて説明する。図1は、本発明の第一実施例に用いられる上側基板10(第二の回路基板に相当)の構成を示したものであり、(a)はその表面10a(上面に相当)の構成を、(b)はその裏面10b(下面に相当)の構成を、(c)はそのA-A断面の構成をそれぞれ示している。上側基板10は、矩形形状を成し、その組成は白色不透明のセラミックから構成されている。上側基板10の表面10aには、ワイヤボンディングされた複数(図1では4個)のIC11が搭載されており、また、表面10aの四辺に沿って、複数(図1では7個)の矩形形状の位置合わせマーク12(第二の回路基板のマークに相当)が設けられている。上側基板10の裏面10bには、0.3mm角で厚さが約100μmの銅或いは銀から成る接続電極13(接続電極に相当)が所定の個数だけ設けられており、位置合わせマーク12の位置に該当する裏面10bの位置に矩形形状で厚さが約100μmの位置決め電極14(電極から成るマークに相当)が設けられている。この位置決め電極14の表面積は、接続電極13の表面積より大きく形成されている。

【0014】図2は、第一実施例に用いられる下側基板20の表面の構成を示した構造図である。下側基板20には、複数の搭載部品21が組み付けられ、その右側と左側には複数の接続電極24bが形成されている。下側基板20の中央部には、接続電極24a(接続ランドに相当)が所定の個数だけ形成されている。接続電極24aの周囲の一点鎖線は、上側基板10の形状を示しており、その一点鎖線を挟んで、矩形形状の位置合わせ電極22と位置決め電極25とが、所定の位置に所定の個数だけ対向して設けられている。ここで、接続電極24aの表面積は、ほぼ上側基板10の接続電極13の表面積に等しく、また、位置決め電極25の表面積は、ほぼ上側基板10の位置決め電極14の表面積に等しく構成されている。

【0015】ここで、上側基板10と下側基板20との位置決め方法について説明する。まず、表面を上にして下側基板20を配置し、表面10aを上にして上側基板10を下側基板20のほぼ表面中央に配置する。この時、下側基板20の位置合わせ電極22は上側基板10の外形状の外側に形成されているため、上側基板10を下側基板20のほぼ中央に配置しても、位置合わせ電極22は上側基板10の下に隠れることがなく、目視にて十分に確認することができる。よって、下側基板20の位置合わせ電極22と上側基板10の位置合わせマーク12とを合わせることにより、下側基板20の接続電極24aと上側基板10の接続電極13とを容易に位置

決めできると共に、下側基板20の位置決め電極25と上側基板10の位置決め電極14とを位置決めすることができる。

【0016】上記のように上側基板10と下側基板20とを位置決めした後に、接続電極24aと接続電極13及び位置決め電極25と位置決め電極14とをはんだ付けを行うと、はんだが溶融している状態では、セルフアライメント作用がはたらき、溶融のはんだの表面張力がその表面積が小さくなる方向に作用する。この溶融のはんだの表面積が最も小さくなる時は、位置決め電極25と位置決め電極14とが正確に位置決めしている時である。従って、仮に位置決め電極25と位置決め電極14とが微小量でもずれていたとしても、溶融のはんだの表面張力により、位置決め電極25と位置決め電極14とは正しく位置決めされる。このように、位置決め電極14、25間に作用する溶融のはんだの表面張力により、上側基板10と下側基板20とをより正確に位置決めして電気的に接続することができると共に、位置決め電極14、25を電気的接続箇所として用いれば上側基板10及び下側基板20の高密度実装を実現できる。図3は、上側基板10と下側基板20とを電気的に接続した状態を示した図である。

【0017】また、上側基板10の位置決め電極14及び接続電極13の厚さを約100μmとしているために、上側基板10と下側基板20とを電気的に接続すれば、上側基板10と下側基板20との間に空隙を形成することができる。この空隙に洗浄液を浸入させて洗浄することにより、基板間の残渣フラックスを確実に除去することができ、隣接する電極間の短絡や耐電圧の低下を防止することができる。

【0018】尚、本実施例では、上側基板10の位置合わせマーク12と位置決め電極14、下側基板20の位置合わせ電極22と位置決め電極25を矩形形状で統一した構成としたが、それら形状は位置決めするに足る形状であれば、円形状や三角形形状など他の形状でもよく、それぞれ異なる形状でもよい。また、本実施例では、位置合わせ電極22と位置決め電極25とを分離して設ける構成としたが、位置合わせ電極22と位置決め電極25とは連続した構成としてもよい。

【0019】続いて、本発明に係わる第二実施例について説明する。図4は、本発明の第二実施例に用いられる上側基板10の構成を示したものであり、(a)はその表面10aの構成を、(b)はその裏面10bの構成を、(c)はそのB-B断面の構成をそれぞれ示している。第一実施例と本実施例との相違は、第一実施例では上側基板10に位置合わせマーク12及び位置決め電極14が設けられているが、第二実施例ではそのいずれも上側基板10に設けられていない点の特徴である。第二実施例における上側基板10のその他の構成は、第一実施例と同様の構成である。

【0020】図5は、第二実施例で用いられる下側基板20の表面の構成を示した構造図である。第一実施例と本実施例との相違は、第一実施例では下側基板20に位置合わせ電極22及び位置決め電極25が設けられているが、第二実施例ではそのいずれも上側基板10に設けられてなく、新たに位置合わせマーク23が設けられている点が特徴である。この位置合わせマーク23は、上側基板10の外形形状とほぼ等しく、或いはやや大きめに四隅にカギ型に形成されている。第二実施例における下側基板20のその他の構成は、第一実施例と同様の構成である。

【0021】ここで、第二実施例における上側基板10と下側基板20との位置決め方法について説明する。まず、表面を上にして下側基板20を配置し、表面10aを上にして上側基板10を下側基板20のほぼ表面中央に配置する。この時、下側基板20の位置合わせマーク23は上側基板10の外形形状とほぼ等しく、或いはやや大きめに形成されているため、上側基板10の四隅の縁部を位置合わせマーク23に位置合わせする際に、目視にて十分に確認することができる。よって、下側基板20の位置合わせマーク23と上側基板10の四隅の縁部とを合わせることで、下側基板20の接続電極24aと上側基板10の接続電極13とを容易に位置決めすることができる。

【0022】上記のように上側基板10と下側基板20とを位置決めした後、接続電極24aと接続電極13とはんだ付けを行うことにより、上側基板10と下側基板20とを正確に位置決めして電氣的に接続することができる。図6は、上側基板10と下側基板20とを電氣的に接続した状態を示した図である。

【0023】尚、上記実施例において、下側基板20の位置合わせマーク23は、上側基板10の形状の四隅にカギ型に形成する構成としたが、必ずしも位置合わせマーク23を四隅にカギ型に形成する必要はなく、各辺に沿って線状にマーキングする構成としてもよく、或いは、下側基板20に形成された配線パターンを位置合わせマーク23として用いてもよい。また、本実施例では、上側基板10の四隅の縁部を下側基板20の位置合わせマーク23に合わせる構成としたが、必ずしも上側基板10の四隅の縁部を位置合わせマーク23に合わせる必要はなく、例えば、上側基板10の所定の位置に所定のマークを設け、そのマークを下側基板20の位置合わせマーク23に合わせる構成としてもよい。本実施例では、上側基板10及び下側基板20に位置決め電極を設けていないが、上側基板10及び下側基板20に位置決め電極を設けて、溶融はんだによるセルフアライメント作用がはたらく構成としてもよく、その位置決め電極を電氣的接続箇所として用いる構成としてもよい。

【0024】上記に示されるように、本発明によれば、

第一の回路基板のマークと第二の回路基板の縁部或いはマークとを位置合わせし、第一の回路基板と第二の回路基板との位置決めを行うことにより、第一の回路基板と第二の回路基板とを容易に位置決めすることができると共に、第一の回路基板の接続ランドと第二の回路基板の接続電極との電氣的接続を良好に行える。また、第一の回路基板のマーク及び第二の回路基板の下面に形成されたマークを電極で構成し、互いにはんだ付けにより電氣的に接続することにより、はんだ付けの際のセルフアライメント性が高まり、回路基板間のより正確な電氣的接続を行うことができると共に、その電極で構成されたマークを電氣的接続箇所として用いれば回路基板の高密度実装を実現できる。さらに、第二の回路基板の接続電極の厚さを、10 μ m以上100 μ m以下とすることにより、回路基板間に空隙を形成することができるため、その空隙に洗浄液を浸入させて空隙内を洗浄し、回路基板間の残渣フラックスを確実に除去することができ、隣接する電極間の短絡や耐電圧の低下を防止できる。第二の回路基板の下面に形成された電極から成るマークの厚さを10 μ m以上100 μ m以下とすれば、接続電極及びマークの厚さを均一にすることができるため、第一の回路基板と第二の回路基板との電氣的接続を良好に行える。

【図面の簡単な説明】

【図1】本発明に係わる第一実施例の表面(a)、裏面(b)及びA-A断面(c)を示した構造図。

【図2】本発明に係わる第一実施例の下側基板の表面の構成を示した構造図。

【図3】本発明に係わる第一実施例の上側基板と下側基板とを電氣的に接続した状態を示した構造図。

【図4】本発明に係わる第二実施例の表面(a)、裏面(b)及びB-B断面(c)を示した構造図。

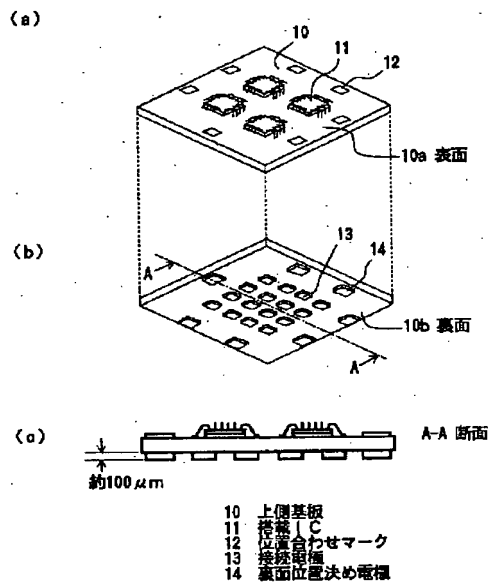
【図5】本発明に係わる第二実施例の下側基板の表面の構成を示した構造図。

【図6】本発明に係わる第二実施例の上側基板と下側基板とを電氣的に接続した状態を示した構造図。

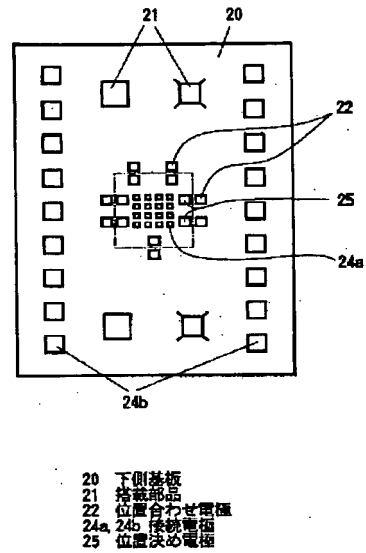
【符号の説明】

- 10 上側基板
- 11 上側基板搭載IC
- 12 位置合わせマーク
- 13 接続電極
- 14 裏面位置決め電極
- 20 下側基板
- 21 下側基板搭載部品
- 22 下側基板位置合わせ電極
- 23 下側基板位置合わせマーク
- 24 下側基板接続電極
- 25 下側基板位置決め電極

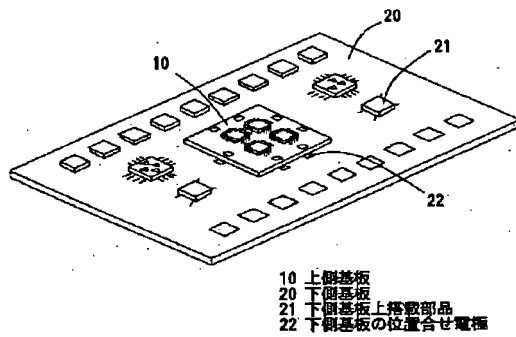
【図1】



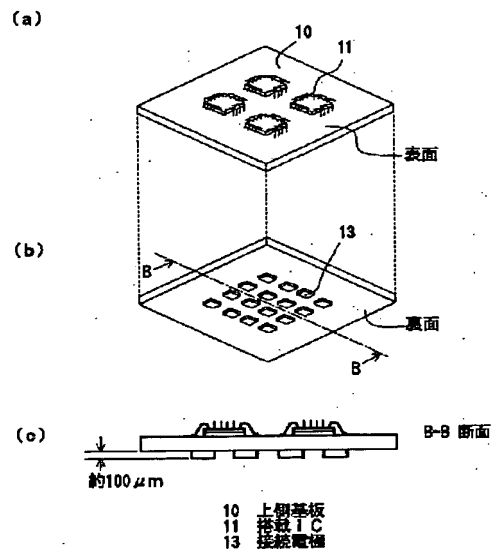
【図2】



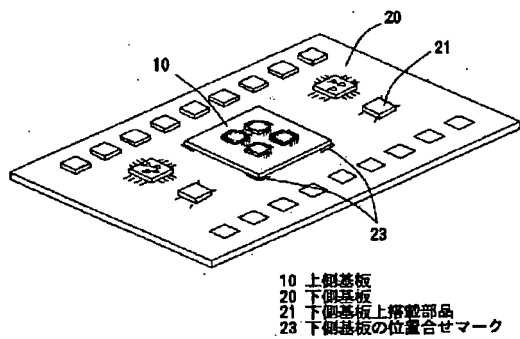
【図3】



【図4】



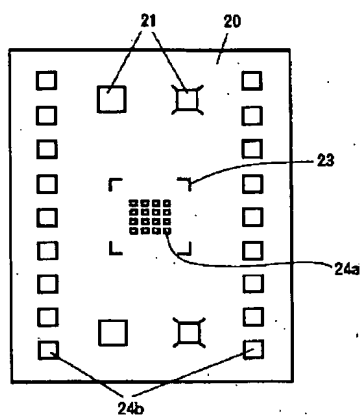
【図6】



(6)

特開平8-293671

【図5】



20 下割基板
21 格致部品
23 位置合わせマーク
24a, 24b 接続電極

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.